

TEST DE CARTES

Harmonisez le couple test à sondes mobiles - test Jtag dès la conception

**Par Olivier Artur et Christophe Lotz,
Alcatel CIT et Aster Ingénierie**

La difficulté d'accès aux équipotentielles des cartes rend attractive une approche mixte basée sur un testeur à sondes mobiles et un testeur boundary scan. A condition que le développement des tests et leur optimisation soient réalisés lors du cycle de conception, via une analyse de testabilité. L'usine d'Eu d'Alcatel CIT a appliqué ces principes sur certaines de ses cartes. Avec succès.

Tout commence comme un film catastrophe : d'un côté des cartes électroniques complexes de plus en plus denses, de l'autre une exigence de qualité qui valorise les tests de production. De ce fait, l'évolution des technologies nous place face à un nouveau défi : concevoir des cartes testables malgré une réduction drastique du nombre des accès physiques. Le degré d'intégration au niveau composant (technologies montées en surface, boîtiers BGA) et au niveau des cuivres (via enterré, micro via, technologie MOV...) tend à s'accroître rapidement. La taille d'un point de test classique est maintenant celle d'un composant passif ! Conclusion, il n'y a plus de place pour tous les points de test. Les survivants devront être plus petits et être là où on en a besoin.

Aujourd'hui encore, la technique la plus utilisée en production est le test in-circuit dont le principe requiert un accès physique pour chaque équipotentielle. Toutefois sa traditionnelle interface du type lit de clous, avec le surcoût induit par des sondes miniatures assurant le contact avec des points de test au pas de 1,27mm voire moins, ainsi que le temps de génération d'un programme ont mis en évidence les avantages du testeur à sondes mobiles. Ce dernier permet un premier niveau de test après un développement de programme limité à quelques jours et n'exige pas de planche à clous. Evidemment, la médaille a son revers : les sondes devant se déplacer pour réaliser chacun des pas de test, contrôler une carte à 2 000 équipotentielles peut prendre plus de 45 minutes.

L'union fait la force

Il n'y a donc pas, a priori, de solutions miracles. Chaque technique de test apporte ses avantages et ses inconvénients. De ce constat est née une idée simple : pourquoi ne pas en combiner plusieurs pour tirer le meilleur parti de chacune d'entre-elles ? C'est ainsi que l'usine Alcatel, située à Eu (Seine-Maritime), et les sociétés Aster Ingénierie et CDA ont cherché à allier les attraits du test à sondes mobiles et du test boundary scan (ou Jtag).

Le test boundary scan est une approche bas coût qui nécessite la mise en œuvre dès la conception de composants numériques compatibles avec la norme IEEE-1149.1. Une analyse de testabilité

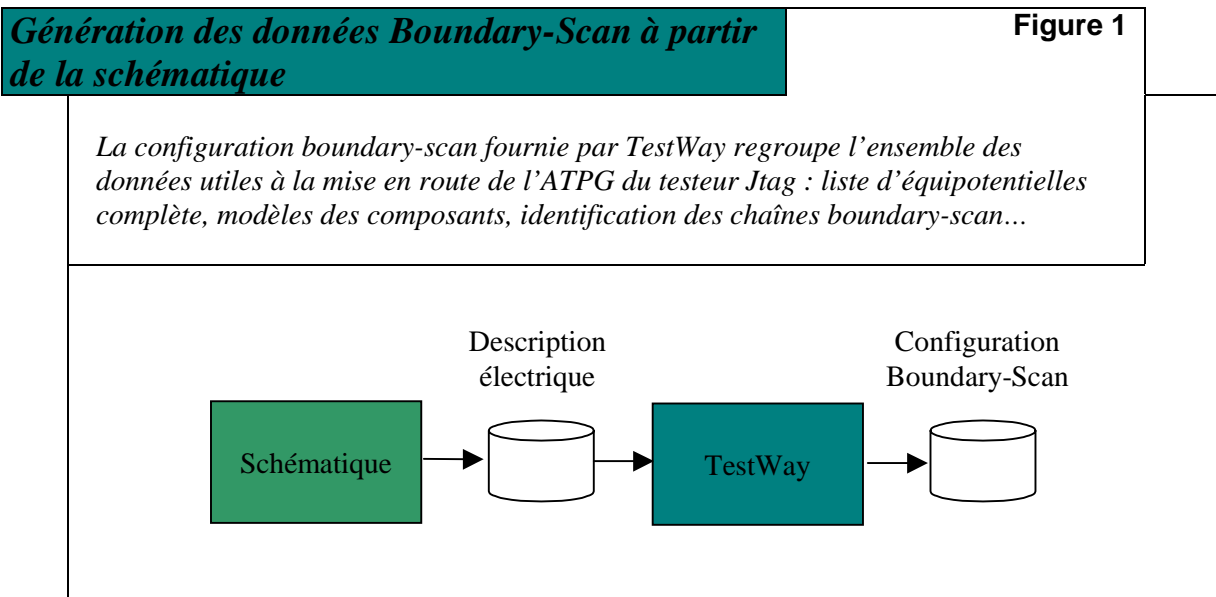
électrique, lors la saisie de schéma, étend les possibilités de ce type de test à un grand nombre de composants ne disposant pas de fonctionnalités Jtag (Eeprom, Ram, buffer, PLD, la logique simple...). Ce test est réalisé sous tension et ne demande pas d'accès physique en dehors du bus de test (4 ou 5 fils). Un point fort de cette technique réside dans le fait que le développement des programmes peut démarrer dès la saisie de schéma sans attendre les résultats du placement-routage. Il est donc possible de disposer des tests dès les phases prototypes ; ils pourront ensuite être réutilisés durant le test en volume, voire en maintenance.

Le test à sondes mobiles reprend les techniques de mesure des systèmes in-circuit, ou plutôt MDA (Manufacturing defect analyzer) puisqu'il est généralement effectué hors tension. Ses atouts ? Les sondes mobiles sont capables d'accéder à des plages de test de dimension réduite et, comme nous l'avons déjà mentionné, il permet de s'affranchir de la planche à clous, incontournable interface en in-circuit. Moyennant quoi, le temps de fabrication d'une planche à clous (environ 2 semaines) n'est plus une limite incompressible à la mise en œuvre du programme. Le test à sondes mobiles présente donc lui aussi un intérêt évident pour la vérification des prototypes. Par contre, la faible vitesse de cette technique constitue un obstacle à son utilisation pour le test de série.

Faire appel à ces deux approches répond à un double objectif : compléter le test à sondes mobiles dans les zones où il n'y a pas d'accès physiques ; et réduire sa durée puisqu'il ne s'exercera plus sur la totalité de la surface des cartes. Pour obtenir la meilleure combinaison possible, Alcatel CIT s'est appuyé sur le logiciel TestWay d'Aster Ingénierie.

L'analyse de testabilité, clé d'une alliance réussie

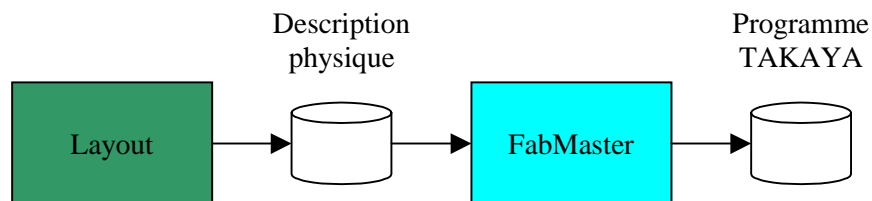
TestWay réalise une analyse de testabilité électrique dès la saisie de schéma. Cette analyse prend plusieurs formes : vérification des règles de conception et de testabilité avant le routage, analyse boundary scan, optimisation du nombre de points de test et de la stratégie de test, rétro-annotation dans les outils de placement-routage et de FAO (tel que FabMaster). Dans ce schéma, les processus de génération des tests boundary scan et des tests à sondes mobiles ne sont pas altérés (figures 1 et 2).



Génération d'un programme de test à sondes mobiles à l'aide des données de routage

Figure 2

La description physique, disponible dans un logiciel de FAO comme FabMaster, suffit pour créer un programme de test pour un système à sondes mobiles.

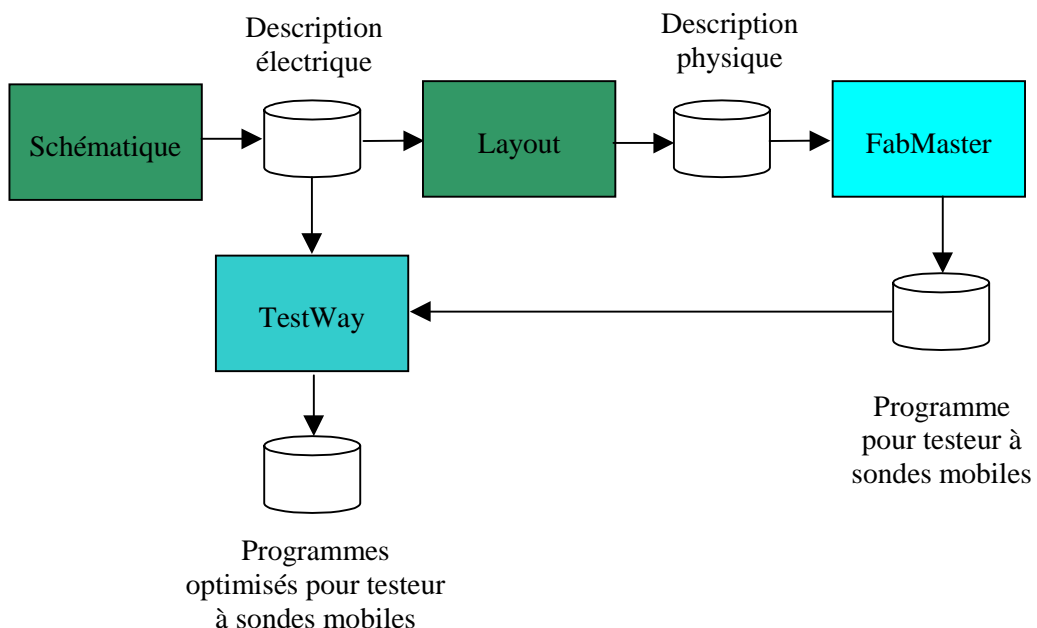


Dans un premier temps, la combinaison consiste à prédire la couverture de fautes à partir des résultats de l'analyse de testabilité et/ou à utiliser la liste des défauts réellement détectés si le programme de test boundary scan est disponible. Dans un second temps, le programme de test à sondes mobiles est analysé pas à pas pour supprimer les contrôles redondants (figure 3). Pour ce test, Alcatel utilise un système de la firme japonaise Takaya, représentée en France par BSE. Parce qu'il est réalisé hors tension, le test à sondes mobiles précède le test Jtag. Ce dernier est assuré par un testeur de la société allemande Göpel Electronic, dont Aster Ingénierie commercialise les produits en liaison avec son logiciel d'analyse de testabilité.

Combinaison des approches de test

Figure 3

TestWay analyse le programme du système à sondes mobiles et autorise l'élimination des étapes de test redondantes avec un test boundary-scan ultérieur (celles-ci sont placées en commentaires).



TestWay génère en fait deux programmes optimisés pour le testeur de Takaya : l'un et l'autre ont la même capacité à détecter un défaut en combinaison avec un test boundary scan. La différence porte sur les possibilités de diagnostic du défaut. La version dénommée « Optimiste » considère que le testeur Jtag pourra certainement diagnostiquer les courts-circuits entre une équipotentielle boundary scan et une équipotentielle non boundary scan. La version dénommée « Pessimiste » conserve tous les tests concernés dans le système à sondes mobiles en cas de doute sur la capacité de diagnostic. Les tableaux I et II fournissent les résultats de cette approche combinée sur deux cartes d'Alcatel CIT. Ceux-ci font apparaître des économies conséquentes sur les tests à sondes mobiles, quelle que soit la version adoptée ; et pourtant, dans les deux cas, la proportion de composants compatibles Jtag est faible. Ainsi, avec 1 % de circuits intégrés conformes à la norme IEEE-1149.1, on supprimera entre 39 et 67 % des tests du système Takaya !

I.- Résultats de l'approche combinée sur une carte à 2 000 équipotentielles équipée de 0,4 % de composants Jtag

Carte A	1700 composants dont 7 composants Jtag, 2000 équipotentielles.
Mise en boîtier	1 BGA au pas de 1.27 mm, nombreux QFP au pas de 0.5mm
Routage	8 couches
Test Takaya complet	8950 pas de test
Version « Optimiste »	42% d'économie, reste 5100 pas de test
Version « Pessimiste »	22% d'économie, reste 7000 pas de test



Sur cette carte à 8 couches (la carte A du tableau I), sont implantés 1 700 composants, dont plusieurs QFP au pas de 0,5 mm. Malgré la faible proportion de composants Jtag (0,4 %), le gain de temps réalisé sur le test à sondes mobiles dépasse 20 % avec le programme optimisé dans sa version "Pessimiste".

II.- Résultats de l'approche combinée sur une carte à 3 500 équipotentielles équipée de 1 % de composants Jtag

Carte B	1900 composants dont 20 composants Jtag, 3500 équipotentielles.
Mise en boîtier	1 BGA au pas de 1.27 mm, 14 BGA au pas de 1mm, 5 micro-BGA au pas de 0.8mm, nombreux QFP au pas de 0.5mm
Routage	10 couches, micro-via, via In-Pad
Test Takaya complet	17430 pas de test
Version « Optimiste »	67% d'économie, reste 5700 pas de test
Version « Pessimiste »	39% d'économie, reste 10700 pas de test



Cette carte à 10 couches (la carte B du tableau II) comprend de nombreux BGA et QFP au pas de 1,27 mm et moins. La combinaison d'un test boundary scan et d'un test à sondes mobiles autorise une économie minimale de 39 % sur le nombre d'étapes du second.

Les résultats d'optimisation sont essentiellement liés aux caractéristiques de la carte étudiée et au soin apporté lors de la conception à une implémentation adéquate des fonctionnalités boundary scan. Une analyse de testabilité est indispensable au stade de la saisie de schéma si l'on souhaite tirer le meilleur parti de cette technique de test.

Le lecteur ne manquera pas de s'interroger sur l'intérêt d'un test dont les capacités de diagnostic seraient limitées. En réalité, si les deux approches fournissent sensiblement les mêmes résultats, il sera sans aucun doute opportun de retenir l'approche « Pessimiste ». Dans l'hypothèse où l'écart entre la version « Optimiste » et la version « Pessimiste » est significatif, il est intéressant d'évaluer les conséquences d'une organisation où le test « Optimiste » est utilisé pour détecter les cartes en panne avec une limitation du diagnostic. Puis, dans un deuxième temps, le lot de cartes en panne est testé à nouveau avec la version « Pessimiste » en vue d'un diagnostic fin. En effet si le taux de défauts est relativement faible et l'écart entre les deux approches suffisamment important, il est visible que le testeur sera nettement moins mobilisé et, de fait, aura une meilleure rentabilité. ■